

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **02109436 A**(43) Date of publication of application: **23.04.90**

(51) Int. Cl

H04L 7/10
H04J 3/06
(21) Application number: **63263710**(22) Date of filing: **18.10.88**(71) Applicant: **NIPPON TELEGR & TELEPH
CORP <NTT>**(72) Inventor: **KUMOSAKI KIYOMI
YAMANO SEIICHI**(54) **SYNCHRONIZING PULL-IN CIRCUIT**

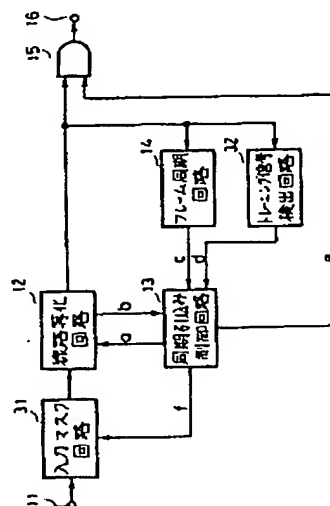
is led to an output terminal 16.

(57) Abstract:

COPYRIGHT: (C)1990,JPO&Japio

PURPOSE: To prevent the increase in the start time while being mis-convergence to remote end crosstalk noise by using a circuit applying synchronizing pull-in control with an equalizing converging signal and a synchronizing establishing signal so as to inhibit the equalization of a line equalizer circuit for a prescribed time at the start.

CONSTITUTION: An input mask circuit 31 masking a reception signal from an input terminal 11 is provided before a line equalizer circuit 12. An output of the circuit 12 is inputted to an AND gate 15 and inputted to a frame synchronizing circuit 14 and a training signal detection circuit 32. A synchronizing establishing signal (c) of the circuit 14 and a detection signal (d) of the circuit 32 are inputted to a synchronizing pull-in control circuit 13. The circuit 13 outputs the reset signal (a) to the circuit 12 and inputs a line equalizing circuit converging signal (b) to the circuit 12. Moreover, a mask control signal (f) from the circuit 13 is inputted to the circuit 31. Furthermore, the synchronizing pull-in end signal (e) from the circuit 13 is outputted to a gate 15 and the output of the gate 15



⑩ 日本国特許庁(JP) ⑪ 特許出願公開
⑫ 公開特許公報(A) 平2-109436

⑬ Int. Cl.

H 04 L 7/10
H 04 J 3/06

識別記号

Z

庁内整理番号

6914-5K
6914-5K

⑭ 公開 平成2年(1990)4月23日

審査請求 未請求 請求項の数 1 (全7頁)

⑮ 発明の名称 同期引込み回路

⑯ 特 願 昭63-263710

⑰ 出 願 昭63(1988)10月18日

⑱ 発 明 者 雲 崎 清 美 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内

⑲ 発 明 者 山 野 誠 一 東京都千代田区内幸町1丁目1番6号 日本電信電話株式会社内

⑳ 出 願 人 日本電信電話株式会社 東京都千代田区内幸町1丁目1番6号

㉑ 代 理 人 弁理士 井出 直孝

明 細 書

1. 発明の名称
同期引込み回路

2. 特許請求の範囲

1. 起動開始時にトレーニング信号によって線路の自動等化を行う線路等化回路と、

上記トレーニング信号によりフレーム同期をとるフレーム同期回路と、

上記線路等化回路の等化収束信号および上記フレーム同期回路の同期確立信号により同期引込み制御を行う同期引込み制御回路と

を備えた同期引込み回路において、

起動時に一定時間上記線路等化回路の等化動作を禁止する手段、

を備えたことを特徴とする同期引込み回路。

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、起動開始時にトレーニング信号により線路自動等化を行う時分割伝送装置に用いられ、同期引込みのための起動時間を短くする同期引込み回路に関する。

〔従来の技術〕

第5図に時分割伝送方式の構成の一例を示す。

すなわち、デジタル回線終端装置21、22、局内回線終端装置23、24とがメタリックケーブル25を介して接続された伝送系であり、デジタル回線終端装置21と局内回線終端装置23との間、およびデジタル回線終端装置22と局内回線終端装置24との間で、それぞれ時分割伝送を行っている。

このデジタル回線終端装置21、22、局内回線終端装置23、24にそれぞれ設けられている従来の同期引込み回路のブロック構成図を第6図に示す。

この第6図において、符号11は、伝送信号およびトレーニング信号が入力される入力端子であり、入力端子11に線路の自動等化を行う線路等化回路

12が接続される。この線路等化回路12の出力は、フレーム同期をとるフレーム同期回路14に入力されるとともにアンドゲート15に入力される。フレーム同期回路14からはフレーム同期確立信号cが同期引込み制御回路13に出力される。線路等化回路12には、同期引込み制御回路13よりリセット信号aが入力され、同期引込み制御回路13に線路等化回路収束信号bを出力する。同期引込み制御回路13は、線路等化回路12の線路等化回路収束信号bとフレーム同期回路の同期確立信号cにより、同期引込み完了信号eをアンドゲート15に出力する。アンドゲート15は、同期引込み制御回路13の同期引込み完了信号eの出力により、自動等化された出力を出力端子16に出力する。

次にこの回路の動作を第7図のフローチャート参照して説明する。

まず、起動開始により同期引込み制御回路13からリセット信号aを出力して、線路等化回路12をリセットするとともに、同期引込み制御回路13内のタイマT0をスタートさせる。このタイマT0

の値は線路等化回路12の収束時間およびフレーム同期回路14の同期確立時間に依存して決まるもので、あらかじめ設定される。

次に線路等化回路12の線路等化回路収束信号bにより線路等化回路12の収束判定を行い、収束していない場合は、タイマT0が満了するまで、線路等化回路12により入力端子11からの受信信号に対する線路等化動作および線路等化回路の収束判定を繰り返す。タイマT0が満了しても、線路等化回路12が収束しない場合は、タイマT0をクリアし、初期状態に戻る。一方、線路等化回路12が収束した場合は、フレーム同期回路14からのフレーム同期確立信号cによりフレーム同期確立の判定を行う。フレーム同期が確立していない場合は、タイマT0が満了するまで、フレーム同期回路14によりフレーム同期動作およびフレーム同期確立の判定を繰り返す。タイマT0が満了してもフレーム同期が確立しない場合は、タイマT0をクリアし、初期状態に戻る。

フレーム同期が確立した場合は、タイマT0が

クリアされ同期引込み完了信号eがアンドゲート15に入力され、再生信号が出力端子16から出力される。

〔発明が解決しようとする問題点〕

しかしながら、この従来の同期引込み回路の構成では起動時の遠端漏話雑音により起動時間が増大する問題があった。

すなわち、第5図に示される時分割デジタル伝送系では、バースト位相同期をとることにより、通信中の時分割伝送回線相互間の近端漏話雑音の影響は除去できるが、起動時には、隣接時分割伝送回線のデジタル回線終端装置21、22からの遠端漏話雑音により起動中の局内回線終端装置23、24の線路等化回路12が誤収束して起動時間が増大する。

これを第8図に第5図の伝送系で、デジタル回線終端装置21が局内回線終端装置23と通信中に、局内回線終端装置24とデータ回線終端装置22とが起動する場合の同期引込みの起動時のバースト波形のタイムチャートを示して説明する。

第8図のA、B、C、Dは、第5図の各点におけるバースト波形に対応しており、図中Sは、通信中の一般データを含む送信バースト、RはSに対する受信バースト、S_rは、起動中のトレーニング信号を含む送信バースト、R_rはS_rに対する受信バースト、R'は遠端漏話雑音を示している。

ここで、トレーニング信号は、線路等化回路12の自動等化動作のために送出されるものであり、通常孤立パターンが用いられる。線路等化回路12が収束することにより線路等化動作が終了すると、起動中のトレーニング信号を含む送信バーストS_rは通信中の一般データを含む送信バーストSに切り換えられる。また第8図において、T₀は、時分割伝送のバースト繰り返し周波数を示す時間周期である。

第5図において、デジタル回線終端装置22と局内回線終端装置24との間で通信を開始した場合、まず局内回線終端装置24からデジタル回線終端装置22へ送信バーストS_rが送信され、デジタル

回線終端装置22において線路等化動作およびフレーム同期動作を行う(下りトレーニング)。デジタル回線終端装置22において線路等化動作が収束し、フレーム同期が確立して同期引込みが完了すると、今度はデジタル回線終端装置22から局内終端盤24へ送信バースト S_T を送信し、局内回線終端盤24において線路等化動作およびフレーム同期動作を行う(上りトレーニング)。

このときメトリックケーブル25の遠端漏話特性により、第8図Cに示すように、起動開始時点から局内終端盤24の受信端において、デジタル回線終端装置21からの遠端漏話雑音 R' が受信されるため、局内回線終端盤24の同期引込み回路は、遠端漏話雑音 R' に対して線路等化動作およびフレーム同期動作を行う。その結果、局内回線終端盤24はデジタル回線終端装置22からの正規の受信バースト R_T を受信する前に遠端漏話雑音 R' に対して同期引込みを完了してしまう。その後、デジタル回線終端装置22からの正規の受信バースト R_T を受信するが、局内回線終端盤24の同期

引込み回路の線路等化回路12の利得がデジタル回線終端装置21からの遠端漏話雑音 R' に収束しているため、デジタル回線終端装置22からの正規の受信バースト R_T に対してフレーム同期がとれない。したがって、線路等化回路12をリセットして再度同期引込み動作を最初からやり直さなければならない、その結果起動時間が増大する欠点が生じてくる。

本発明は、上述の欠点を解決するもので、遠端漏話雑音が存在する場合でも、正常に等化収束、同期引込みを可能として、起動時の同期引込み時間を短くできる同期引込み回路を提供することを目的とする。

〔問題点を解決するための手段〕

本発明は、起動開始時にトレーニング信号によって線路の自動等化を行う線路等化回路と、上記トレーニング信号によりフレーム同期をとるフレーム同期回路と、上記線路等化回路の等化収束信号および上記フレーム同期回路の同期確立信号により同期引込み制御を行う同期引込み制御回路と

を備えた同期引込み回路において、

起動時に一定時間上記線路等化回路の等化動作を禁止する手段を備えたことを特徴とする。

〔作用〕

本発明では、起動時にトレーニング信号による線路等化動作を一定時間入力マスク回路で受信信号をマスクし、あるいは線路等化回路をリセットすることにより、一定時間禁止して、その後に、トレーニング信号による線路等化動作とフレーム同期確立を行う。

このため、起動時のトレーニング信号による線路等化動作において、遠端漏話雑音によって線路等化が収束してしまい、正規の受信信号によってフレーム同期がとれなくなることがなく、起動時の同期引込み時間を短縮できる。

〔実施例〕

以下図面に基づいて本発明の実施例を説明する。

第1図は本発明の第一実施例の同期引込み回路の構成を示すブロック図である。

この同期引込み回路は、受信信号が入力する入

力端子11に受信信号をマスクする入力マスク回路31が線路等化回路12の前に設けられ、この線路等化回路12の出力は、アンドゲート15に入力されるとともに、フレーム同期回路14およびトレーニング信号検出回路32に入力される。フレーム同期回路14の同期確立信号 c およびトレーニング信号検出回路の検出信号 d は同期引込み制御回路13に入力される。同期引込み制御回路13は線路等化回路12にリセット信号 a を出力するとともに、線路等化回路12の線路等化回路収束信号 b が入力される。また、入力マスク回路31には、同期引込み制御回路13からのマスク制御信号 f が入力される。さらに同期引込み制御回路13からの同期引込み完了信号 e はアンドゲート15に出力され、アンドゲート15の出力は、出力端子16に導かれている。

本実施例の特徴とするところは、線路等化回路12の前に入力マスク回路31が設けられ、線路等化回路の出力に対してトレーニング信号検出回路32が設けられていることにある。

次に第2図に本実施例の同期引込み動作を示す

フローチャートを示してその動作を説明する。

まず、起動開始時に、同期引込み制御回路13のタイマT₀をスタートさせ、このタイマT₀が満了するまで線路等化回路12の入力を、同期引込み制御回路13からのマスク制御信号fを入力マスク回路31に出力することにより禁止する。このタイマT₀の値は、線路等化回路12の入力のマスク時間を規定するものであり、第5図におけるデジタル回線終端装置22での同期引込みが完了するまでの時間、すなわちデジタル回線終端装置22からの正規の受信バーストR_rを受信するまでの時間にあらかじめ設定される。このように入力マスク回路31により線路等化回路12の入力をマスクすることによって、線路等化回路12が、隣接回線のデジタル回線終端装置21からの遠端漏話雑音R'に収束することを防止できる。

タイマT₀が満了すると、線路等化回路12の入力マスクを解除し、同期引込み動作に入る。すなわち、トレーニング信号検出信号T_rを"0"とし、第1図の線路等化回路12をリセットするとと

もに同期引込み制御回路13のタイマT₀をスタートさせる。ここで、トレーニング信号検出信号T_rはトレーニング信号に対する検出状態を示すもので、"1"でトレーニング信号を検出している状態を示し、"0"でトレーニング信号を検出していないことを示す。

タイマT₀がスタート後、線路等化回路12の収束判定を行い、収束していない場合は、タイマT₀が満了するまで、線路等化回路12の等化動作および収束判定を繰り返す。タイマT₀が満了しても収束しない場合は、タイマT₀をクリアし、線路等化回路リセットの状態に戻る。このとき、線路等化動作と同時にトレーニング信号検出回路32からの検出信号dによるトレーニング信号検出判定を行い、検出した場合はトレーニング信号検出信号T_rを"1"とし、検出しない場合はトレーニング信号検出動作を行う。

一方、線路等化回路12が収束した場合は、トレーニング信号検出信号T_rの判定を行う。トレーニング信号検出信号T_rが"1"である場合は、

デジタル回線終端装置22からのトレーニング信号を含む受信バーストR_rを受信した場合であるため、フレーム同期回路14からのフレーム同期確立信号cによりフレーム同期確立の判定を行う。フレーム同期が確立している場合タイマT₀をクリアし、同期引込み動作を完了し、同期引込み完了信号eを出力する。

フレーム同期が確立していない場合は、タイマT₀が満了するまで、フレーム同期回路14によりフレーム同期動作およびフレーム同期確立の判定を繰り返す。タイマT₀が満了してもフレーム同期が確立しない場合は、タイマT₀をクリアし、線路等化回路リセットの状態に戻る。

トレーニング信号検出信号T_rの判定結果が"0"の場合は、正規の受信バーストを受信していないため、タイマT₀をクリアし、線路等化回路リセットの状態に戻る。

第8図Cに示すように、上りトレーニング中においては、局内回線終端装置24の受信端では、デジタル回線終端装置21からの遠端漏話雑音R'と

デジタル回線終端装置22からのトレーニング信号を含む受信バーストR_rとの両方が受信されるが、通常受信バーストR_rが遠端漏話雑音R'と比較して十分大きいので、局内回線終端装置24の同期引込み回路は受信バーストR_rに対して線路等化収束およびフレーム同期確立が可能である。

第3図および第4図に本発明の第二実施例の構成とその動作フローチャートを示す。

この第二実施例は、第一実施例の入力マスク回路31を用いて線路等化回路12の入力をマスクする代わりに、線路等化回路12を、同期引込み制御回路13のタイマT₀の時間の間、マスク制御信号fによりリセットすることにより、一定時間線路等化動作を禁止するものである。すなわち、同期引込み制御回路13と線路等化回路12との間にオアゲート41を設け、同期引込み制御回路13からのリセット信号aとマスク制御信号fとをこのオアゲート41を介して線路等化回路12のリセット入力端子に導く構成となっている。

その動作は第一実施例と比較すると、第一実施

例ではタイマT₁がスタートすると、その時間の間線路等化回路12をマスク制御信号fによりリセットする点のみが異なり、他の動作は第一実施例と同じである。

〔発明の効果〕

以上説明したように、本発明によれば、時分割伝送系での線路等化回路が起動時に隣接回線からの遠端漏話雑音に誤収束して起動時間が増大することを防止する効果がある。

このため、遠端漏話雑音が存在する場合においても正常に同期引込みを行うことが可能となり、時分割伝送装置の適用範囲を拡大することができる。

4. 図面の簡単な説明

第1図は本発明第一実施例の同期引込み回路の構成を示すブロック図。

第2図は第一実施例の動作を示すフローチャート。

第3図は本発明第二実施例の同期引込み回路の

構成を示すブロック図。

第4図は第二実施例の動作を示すフローチャート。

第5図は時分割伝送系の構成を示す図。

第6図は従来の同期引込み回路の構成を示すブロック図。

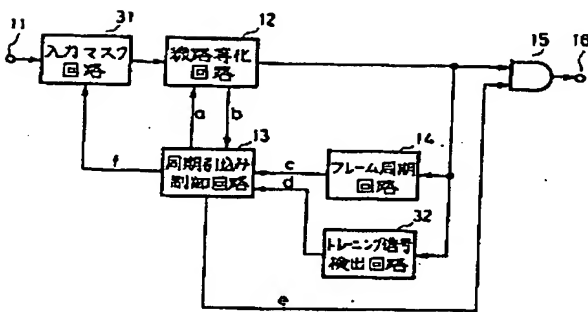
第7図は従来例の動作を示すフローチャート。

第8図は第5図に示す同期引込みの動作を説明するタイムチャート。

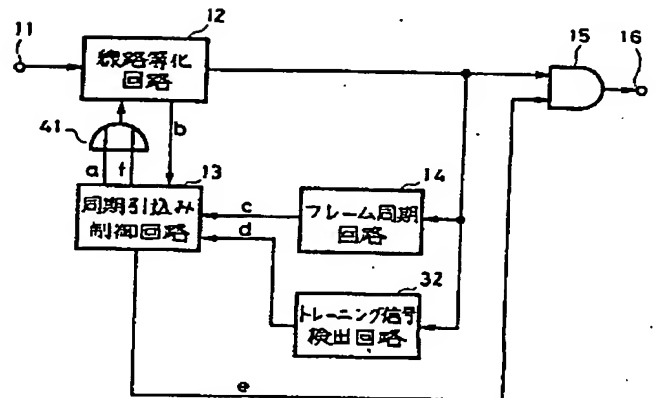
11…入力端子、12…線路等化回路、13…同期引込み制御回路、14…フレーム同期回路、15…アンドゲート、16…出力端子、21、22…デジタル回線終端装置、23、24…局内回線終端盤、25…メタリックケーブル、31…入力マスク回路、32…トレーニング信号検出回路、41…オアゲート。

特許出願人 日本電信電話株式会社

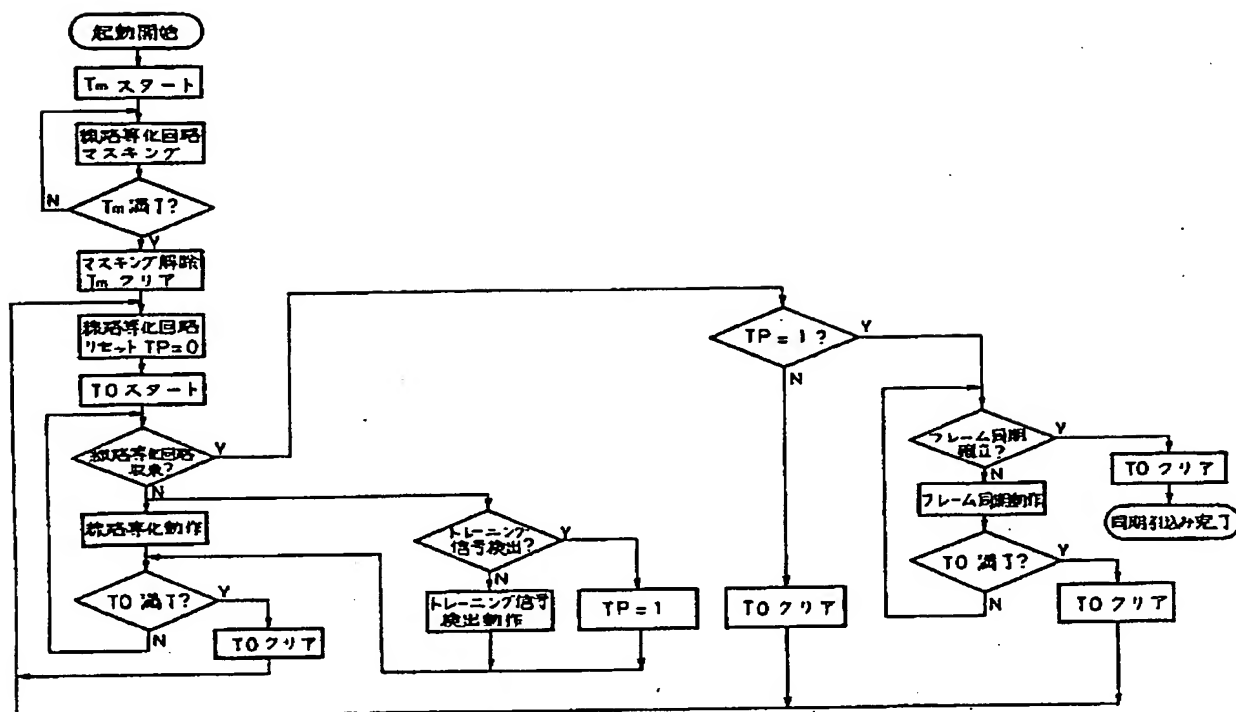
代理人 弁理士 井出直孝



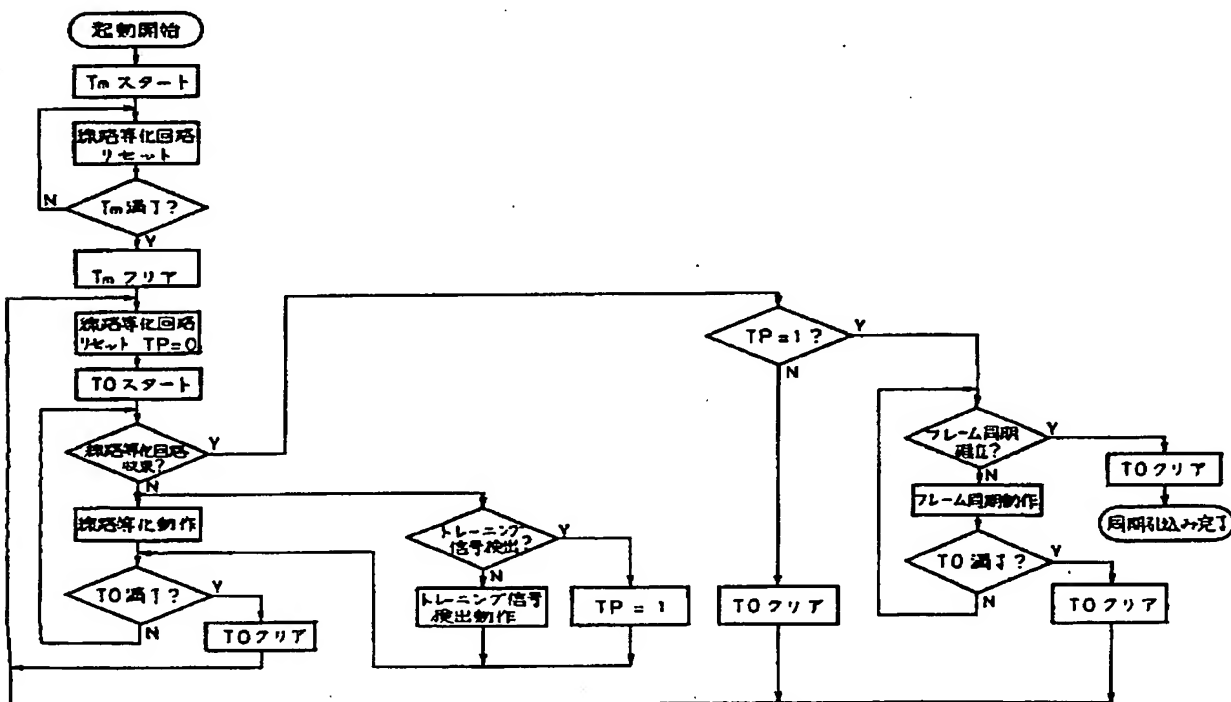
第一実施例
第1図



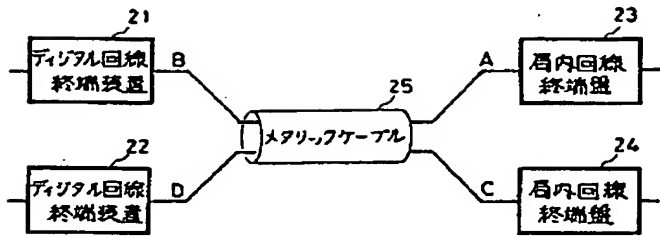
第二実施例
第3図



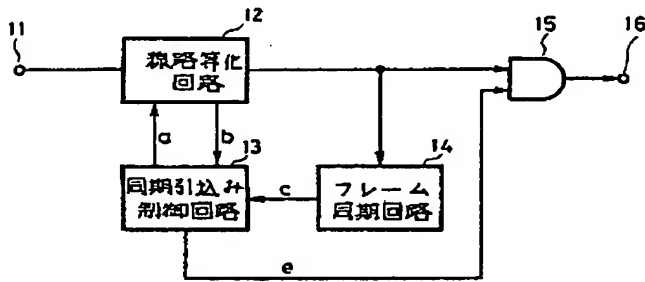
第一夾頭例 フローチャート
第 2 回



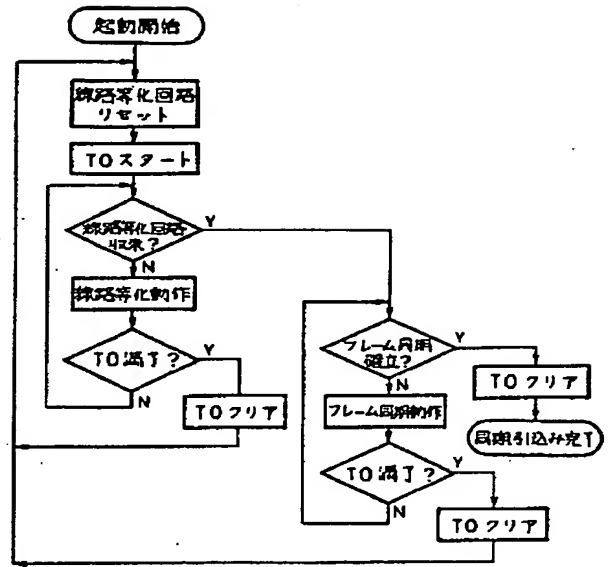
第 4 回



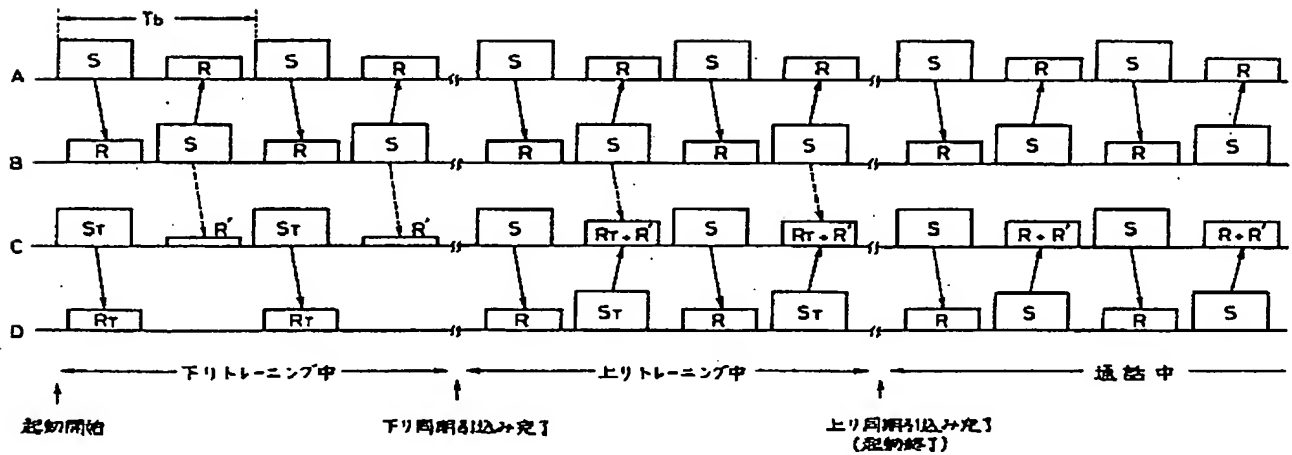
伝送方式構成図
第 5 図



従来例
第 6 図



従来例 フローチャート
第 7 図



タイムチャート
第 8 図